

UNIVERSIDAD DE QUINTANA ROO
DIVISIÓN DE CIENCIAS E INGENIERÍA
PROGRAMA DE CURSO

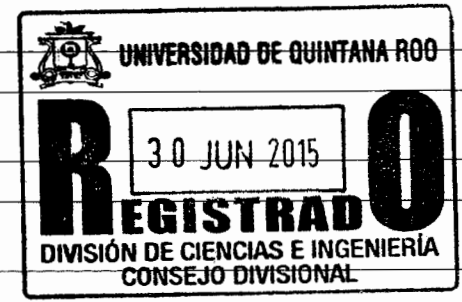
1. Nombre del Curso: Informática I

2. Clave: ACPRE-101	3.	H.T.S.	H.P.S.	T.H.S.	Créditos
		2	2	0	6

4. Cursos Previos Recomendados: ACPRE-117 Matemáticas Discretas

5. Cursos inmediatos posteriores con que se vincula: ACPRE-102 Informática II

6. Total de Horas de Curso: 64



7. Descripción mínima: Este curso trata sobre conceptos básicos del funcionamiento y estructura de los sistemas computacionales

8. Justificación o vínculos de la asignatura con los objetivos generales de la carrera: Facilita la comprensión para el diseño de arquitecturas de sistemas de cómputo.

9. Objetivo General: Comprender los fundamentos del diseño lógico, estructura y funcionamiento de un sistema computacional, propiciando un acercamiento a los componentes internos que lo integran.

Objetivos Particulares:

- Describir los conceptos fundamentales de los sistemas computacionales.
- Analizar el funcionamiento completo de un sistema computacional.

10. Contenido de la Asignatura:		Horas por Unidad:	10
Unidad 1	Computadoras Digitales		
Objetivo:	Comprender los conceptos fundamentales de las computadoras digitales		
Requisitos:	Ninguno		
Subtemas:	<ul style="list-style-type: none"> 1 Computadoras Digitales <ul style="list-style-type: none"> 1.1 Representación de la Información 1.2 Sistemas Numéricos <ul style="list-style-type: none"> 1.2.1 Sistema Binario 1.2.2 Sistema Octal 1.2.3 Sistema Hexadecimal 1.2.4 Conversión entre bases 1.2.5 Operaciones aritméticas 1.3 Códigos alfanuméricos 		
		Horas por Unidad:	12
Unidad 2	Lógica Binaria		
Objetivo:	Comprender los conceptos básicos del diseño digital		
Requisitos:	Fundamentos de Aritmética		
Subtemas:	<ul style="list-style-type: none"> 2 Lógica Binaria <ul style="list-style-type: none"> 2.1 Puertas Lógicas 2.2 Algebra de Boole <ul style="list-style-type: none"> 2.2.1 Identidades 2.2.2 Manipulación algebraica 2.2.3 Complemento de una función 2.3 Implementación de funciones booleanas 2.4 Reducción de funciones por mapas de Karnaugh 2.5 Multiplexores, decodificadores y registros 		
		Horas por Unidad:	12
Unidad 3	Unidad de Procesamiento Central		
Objetivo:	Describir la estructura interna y funcionamiento del procesador		
Requisitos:	Conceptos de Lógica Binaria		
Subtemas:			



- 3 Unidad de Procesamiento Central
 - 3.1 Unidad Aritmética-Lógica
 - 3.2 Representación de Enteros
 - 3.3 Aritmética con Enteros
 - 3.3.1 Tipos de Operandos
 - 3.3.2 Tipos de Datos
 - 3.4 Tipos de Operaciones
 - 3.4.1 Transferencia de Datos
 - 3.4.2 Aritméticas
 - 3.4.3 Lógicas
 - 3.4.4 De Conversión
 - 3.4.5 De E/S
 - 3.4.6 Control de Sistema
 - 3.4.7 Control de Flujo



Horas por Unidad: 10

Unidad 4	Sistema de Memoria Interna
Objetivo:	Identificar la funcionalidad y reconocer la importancia que juega el sistema de memoria interna en un sistema computacional
Requisitos:	Ninguno
Subtemas:	

- 4 Sistema de Memoria Interna
 - 4.1 Jerarquía de la memoria
 - 4.1.1 Caché
 - 4.1.1.1 Niveles
 - 4.2 Memoria de acceso aleatorio
 - 4.2.1 Tipos de Memoria
 - 4.2.1.1 SRAM
 - 4.2.1.2 DRAM
 - 4.2.1.3 SDRAM
 - 4.2.1.4 DDR SDRAM
 - 4.2.1.5 RDRAM
 - 4.2.2 Memoria Virtual

		Horas por Unidad:	10
Unidad 5	Unidad de Control		
Objetivo:	Describir la funcionalidad de la unidad de control en la operación del sistema computacional		
Requisitos:	Conceptos del funcionamiento de la unidad central de procesamiento		
Subtemas:	<ul style="list-style-type: none"> 5 Unidad de Control <ul style="list-style-type: none"> 5.1 Microoperaciones 5.2 Control del Procesador 5.3 Implementación Cableada 5.4 Lógica de la Unidad de Control 		
		Horas por Unidad:	10
Unidad 6	Sistema de Entrada y Salida		
Objetivo:	Clasificar los diferentes dispositivos de entrada y salida en un sistema computacional		
Requisitos:	Ninguno		
Subtemas:	<ul style="list-style-type: none"> 6 Sistema de Entradas y Salidas <ul style="list-style-type: none"> 6.1 Procesadores de E/S 6.2 Periféricos 6.3 Transmisión <ul style="list-style-type: none"> 6.3.1 Síncrona 6.3.2 Asíncrona 6.4 Acceso directo a memoria 		



11. Habilidades a Desarrollar:

- Comunicación interpersonal.
- Trabajo en equipo.
- Razonamiento lógico

12. Actitudes a fomentar:

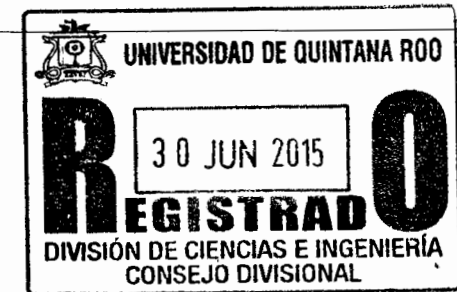
- Ética.
- Responsabilidad.

13. Bibliografía:

Clave	Título	Básica	Complementaria
BIB01	Organización y Arquitectura de Computadores, William Stallings Prentice Hall Novena Edición	<input checked="" type="checkbox"/>	<input type="checkbox"/>
BIB02	Fundamentos de Diseño Lógico y de Computadoras. Mano Morris, Kime Charles Prentice Hall Tercera Edición.	<input checked="" type="checkbox"/>	<input type="checkbox"/>
BIB03	Organización de Computadoras: Un Enfoque Estructurado. Tanenbaum Andrew S. Prentice Hall Séptima Edición	<input checked="" type="checkbox"/>	<input type="checkbox"/>
BIB04	Principios de Arquitectura de Computadoras. Murdoca Miles, Heuring Vincent. Pearson Educación Segunda Edición.	<input checked="" type="checkbox"/>	<input type="checkbox"/>
BIB05	Arquitectura de Computadores. Shen, John Paul & Lipasti, Mikko H. McGraw Hill Primera Edición	<input type="checkbox"/>	<input checked="" type="checkbox"/>
BIB06	Lógica Digital y Diseño de Computadores. Morris, Mano M. Primera. Edición , Prentice Hall	<input type="checkbox"/>	<input checked="" type="checkbox"/>

14. Evaluación del curso:

Actividad	Porcentaje
Tareas	50%
Evaluaciones Parciales	50%

**15. Estatus:**

Programa de Nueva Creación

Programa Modificado

X En este caso, especificar la fecha de la última actualización 05/06/2015

16. Programa elaborado o modificado por:	M. T. I. Vladimir Veniamin Cabañas Victoria, Dr. Javier Vázquez Castillo, Dr. Freddy Ignacio Chan Puc, M. T. I. Melissa Blanqueto Estrada y la M. S. I. Laura Yésica Dávalos Castilla.
---	--

17. Fecha de Elaboración /Modificación:	29/10/2010
--	------------

18. Fecha de Revisión de Academia:	26/06/2015
---	------------

19. Sello y Fecha de Registro en Consejo Divisional:

UNIVERSIDAD DE QUINTANA ROO
R 30 JUN 2015 **O**
REGISTRADO
DIVISIÓN DE CIENCIAS E INGENIERÍA
CONSEJO DIVISIONAL